

A-PDF Split DEMO : Purchase from www.A-PDF.com to remove the watermark

基于 FPGA 的转子振动信号整周期等相位采样控制方法 *

梁文军^{1,2}, 杨世锡^{1,2*}, 魏义敏^{1,2}

(1. 浙江大学 现代制造工程研究所,浙江 杭州 310027;
2. 浙江大学 液体传动及控制国家重点实验室,浙江 杭州 310027)

摘要:为了提高频谱分析的精度,要求对振动信号进行整周期等相位采样。因此,提出了一种基于 FPGA 的整周期等相位的采样控制方法。该方法将键相信频信号作为 A/D 转换的触发信号,键相信频电路利用 FPGA 芯片内部逻辑器件实现,电路中加入了周期线性插值预估模块,以提高键相信频的精度。研究结果表明:该方法设计的键相信频电路能实现预定功能,且具有集成度高、倍频范围广等优点,可以广泛应用于转子振动信号的整周期等相位采样控制。

关键词:自动控制技术;状态监测;整周期;倍频;线性插值

中图分类号:TH825;TH113.1

文献标志码:A

文章编号:1001-4551(2011)02-0148-05

FPGA-based control method for rotor vibration signal's full cycle and equal phase sampling

LIANG Wen-jun^{1,2}, YANG Shi-xi^{1,2}, WEI Yi-min^{1,2}

(1. Institute of Modern Manufacturing Engineering, Zhejiang University, Hangzhou 310027, China;
2. State Key Laboratory of Liquid Power Transmission and Control, Zhejiang University, Hangzhou 310027, China)

Abstract: In order to improve the accuracy of spectrum analysis, it's better to sample the vibration signals in the way of full cycle and equal phase. So an FPGA-based control method to realize the sampling was proposed. The key phase multi-frequency signal was used as the trigger signal of A/D conversion. The key phase multi-frequency circuit was realized in the FPGA chip using inner logic cells, a module for predicting the period of rotor using linear interpolation algorithm was added to the circuit, to improve the circuit's accuracy. According to the result of research: the key phase multi-frequency circuit of this design could achieve the expected function, and it has the advantages of high integration and wide multi-frequency ranges and so on, which can be widely applied to the field of sampling control of rotor vibration signal in the way of full cycle and equal phase.

Key words: control technology; condition monitoring; full cycle; multi-frequency; linear interpolation algorithm

0 引言

在旋转机械的状态监测和故障诊断中,时域分析方法所能提供的信息量非常有限,往往只能粗略地回答机械是否有故障^[1]。而基于傅里叶变换的频谱分析法则能分析测试对象的动态特性,提取对象的故障特征值^[2],对设备的状态做出评价并准确有效地诊断和定位故障,因此,频谱分析法是设备状态监测和故障

诊断中最重要、最常用的分析方法。对于平稳信号而言,若信号为整周期等相位采样,则每次采样截取的信号长度都等于振动信号周期的整数倍,且信号为等间隔采样,作频谱分析时,分析谱线将落在振动信号的频率上,从而获得比较准确的频谱,以避免频谱泄漏和栅栏效应对频谱分析精度的影响;对于非平稳信号^[3]而言,整周期等相位采样可以使信号在一定程度上变得平稳,可以减弱频谱泄漏和栅栏效应对分析精度的影

收稿日期:2010-09-26

基金项目:国家高技术研究发展计划(“863”计划)资助项目(2008AA04Z410)

作者简介:梁文军(1987-),男,湖南湘潭人,主要从事大型旋转机械状态监测与故障诊断方面的研究工作. E-mail: liangwj@zju.edu.cn

通信联系人:杨世锡,男,教授,博士生导师. E-mail: yangsx@zju.edu.cn

响。旋转机械转子的振动信号一般工况下是平稳信号,在启/停机状态或突发状态时,其信号将变成非平稳信号。可见,不论设备运行在什么状态,对转子振动信号进行整周期等相位采样都能提高信号频谱分析的精度,为设备状态监测和故障诊断提供强有力的依据,为设备的安全运行提供更高的保障。

当前整周期等相位采样的方法可以分为软件和硬件方法。软件方法主要是指重采样法^[4],而硬件方法主要是指键相信倍频信号触发整周期采样法。重采样法是对转子的振动信号和键相信号同时做定时采样,然后对采集的数据进行处理而得到整周期等相位的采样数据。它的不足在于计算量和数据量大,实时性不好。键相信倍频信号触发整周期采样法主要有3种电路实现方式:其一为采用分立数字元器件构建的全数字键相信倍频电路^[5];其二为以锁相环电路为核心构建的键相信倍频电路^[6];其三为以单片机为核心构建的键相信倍频电路。分立元器件构成的倍频电路,占用大量电路空间,集成度低;以锁相环为核心构成的倍频电路则有硬件电路复杂、对突变信号的频率捕捉速度较慢、波形畸变时存在较大的测量误差等问题;以单片机为核心构成的倍频电路,同样存在电路结构复杂、芯片资源利用率低、电路集成度不高等问题。

笔者针对以上整周期等相位采样控制电路中存在的一些问题,提出了一种基于 FPGA 的转子振动信号整周期等相位采样控制方法。

1 基于 FPGA 的整周期等相位采样控制电路分析

所谓整周期等相位采样,即在时域信号的每个周期内都等间隔采集个数为 N 的数据。其关键在于如何将一个完整的周期信号均匀地分成 N 等分进行采样,这可以通过对一个周期内只有一个脉冲的键相信号进行 N 倍频操作来实现。用键相信号的 N 倍频信号来触发采样,即可实现信号的整周期等相位采样。因此,基于 FPGA 的键相信倍频采样控制电路是整周期等相位采样系统中最关键的部分。

当前基于 FPGA 的键相信倍频采样控制电路主要有两种,一种是以 FPGA 芯片上内嵌的功能模块锁相环 74HCT297^[7] 为核心构成的倍频电路,另一种是由加法计数器、除法器和减法计数器组成的倍频电路^[8],下面分别对两种倍频电路进行分析。

以锁相环为核心构成的倍频电路,主要由鉴相器、数字环路滤波器、数控振荡器和分频器组成^[9]。其工作原理为:将信号输入鉴相器后,与反馈输出的信号进行

相位比较,比较的结果用模可变可逆计数器进行计数,计数结果为进位或借位信号。将该信号输入数控振荡器,并对其输出脉冲进行相应地增加或扣除半个脉冲,以此来调整输出信号的相位,该输出信号即为输入信号的倍频信号。锁相环方式的倍频电路存在跟踪速度慢,可靠性低以及低频段性能难以满足实际要求等问题。

以加法计数器、除法器和减法计数器组成的倍频电路,其工作原理为:加法计数器对键相信号一个周期内的系统时钟脉冲数进行计数,然后将计数值 K 送入除法器除以倍频值 N ,得到商,余数省去。将商送入减法计数器对时钟信号进行减法计数,减法计数器的溢出信号即为键相信号的 N 倍频信号。设时钟信号 clk 、输入信号 $PhaseIn$ 、输出信号 $PhaseTri$ 的频率分别为: f_c 、 f_{in} 、 f_{out} ;其计算方法为: $f_c = K \cdot f_{in}$, $f_c = (K/N) \cdot f_{out}$,从而有 $f_{out} = N \cdot f_{in}$ 。该方法可以实现倍频,其不足之处在于,除法运算不能整除时,就会产生较大的误差,从而导致倍频信号不准确;而且除法运算需要占用大量的逻辑资源,FPGA 实现起来也不方便。

2 基于 FPGA 的整周期等相位采样控制电路方案设计

2.1 整周期等相位采样控制电路总体方案

针对以上整周期等相位采样控制电路中存在的问题,笔者提出一种由分频器、加法计数器、线性预测器及减法计数器组成的键相信倍频采样控制电路。其工作原理为:首先将系统时钟信号进行 N 分频得到分频信号 $clkN$,利用加法计数器对键相信号一个周期内的时钟分频信号 $clkN$ 进行计数,得到计数值 K ,再将计数值 K 送入线性预测器,线性预测器根据键相信号的相邻两个周期计数值来计算下一个周期的长度 K_1 ,将 K_1 送入减法计数器作为其模值进行减法计数,减法计数器的溢出信号即为键相信号的 N 倍频信号。设时钟信号 clk 、时钟 N 分频信号 $clkN$ 、键相信号 $PhaseIn$ 、倍频信号 $PhaseTri$ 的频率分别为: f_c 、 f_N 、 f_{in} 、 f_{out} ,当转子匀速运转,键相信号的周期不变时,线性预测器的输出 $K_1 = K$,则有: $f_c = N \cdot f_N$, $f_N = K \cdot f_{in}$, $f_c = K \cdot f_{out}$,从而有 $f_{out} = N \cdot f_{in}$ 。当转子匀变速运转时,线性预测器的输出 K_1 是转子当前实际运转周期的线性预估,与不作预估相比,能在一定程度上提高键相信号倍频的精度。

将通过键相信倍频电路产生的倍频脉冲用于 A/D 采样控制,便可构建基于 FPGA 的转子振动信号整周期等相位采样控制系统,控制电路的总体方案如图 1 所示。系统包括时钟同步处理器、分频器、加法计数

器、线性预测器、减法计数器和 A/D 采样控制器等 6 个功能子模块。

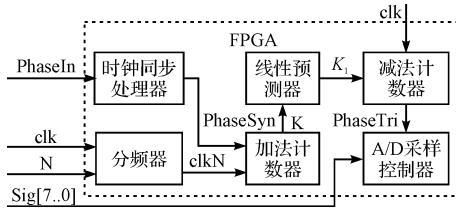


图 1 整周期等相位采集控制电路总体方案

2.2 各功能子模块设计

(1) 时钟同步处理器。时钟同步处理器的作用是将信号一个周期内的高电平时间处理成只有固定的时钟周期宽度,便于后续的周期计数。传感器采集的键相信号经过预处理电路后,成为可被 FPGA 引脚接收的数字信号,该信号每个周期的高电平宽度都会有所变化,所以为了便于周期计数,必须对该信号进行时钟同步处理。时钟同步处理电路采用 2 个 D 触发器、1 个非门和 1 个与门实现。

(2) 分频器。分频器的作用是将系统时钟信号进行分频,得到的分频信号用于测量键相信号的周期。分频器的分频系数等于整个键相信频电路的倍频系数,分频系数可以根据实际需要进行设置,设置成 8、16、32、64、128 等数字,从而可以实现各种倍频需要,与传统的固定倍频系数相比,该设计更加灵活、实用。分频器采用计数器溢出的方式实现。

(3) 加法计数器。加法计数器的作用是测量键相信号的周期长度,对时钟分频信号进行计数,由键相信号经过时钟同步处理后的方波信号的上升沿进行计数、初值清零和计数值锁存。

(4) 线性预测器。线性预测器的作用是对转子的运行周期长度进行预估计算。传统的倍频电路只能跟踪信号的周期,不能根据真实的转速来产生倍频触发信号。为了提高键相信号倍频电路的精度,并满足实时性和低成本等要求,本设计中采用线性模型对转子的运行周期进行预估。

设输入信号上一个周期和当前周期的周期计数值分别为 K_1 和 K_2 ,根据线性插值模型,便可以计算出下一周期的周期计数值 K_3 , $K_3 = 2 \times K_2 - K_1$ 。其具体电路采用移位寄存器方式实现。当转子匀速运行时,周期预测值与实际值相比基本没有误差;当转子是匀变速运行时,周期预测值能在一定程度上逼近转子的实际周期值,提高了整周期采样的精度。

(5) 减法计数器。减法计数器的作用是以线性预测器的输出值作为模值做减法计数,其溢出信号即为

倍频信号。

(6) A/D 采样控制器。A/D 采样控制器用于对两片多通道同步高速采集的 A/D 转换芯片进行控制,键相信频信号在 A/D 允许使能的情况下,在转子旋转的每个周期产生 N 个等间隔的低电平脉冲,用于触发振动信号的整周期等相位采样。该部分可采用双进程状态机实现,其中一个进程为时序进程,促使状态不断地跳变,另一个进程为组合进程,确定状态如何跳变及输出的变化。倍频信号作为组合进程的一个输入,平常为高电平,当低电平脉冲到来时,即可触发 A/D 采样和转换。

2.3 键相信频电路误差分析

采样控制系统的误差主要是指采样的实际触发时刻与理想触发时刻之间的偏离。若采用光电编码器的方式来产生倍频触发信号,则基本不存在这个误差。但是基于 FPGA 的键相信频触发方式则必定存在误差。误差来源主要有两方面,一方面是周期测量误差,另一方面是转速变化带来的相位误差。

(1) 周期测量误差分析。设转子运转过程中,某一周期的实际长度为 T_r ,测量值为 T_m ,时钟分频信号 $clkN$ 的周期为 T_N ,周期测量的绝对误差为 ΔT ,相对误差的绝对值为 E_r ,则:

周期测量值为:

$$T_m = K \cdot T_N \quad (0 \leq x < 1, K \text{ 为计数值}) \quad (1)$$

周期实际值:

$$T_r = (K + x) \cdot T_N \quad (0 \leq x < 1) \quad (2)$$

周期测量的绝对误差:

$$\Delta T = x \cdot T_N \quad (0 \leq x < 1) \quad (3)$$

周期测量的相对误差绝对值:

$$E_r = \left| \frac{T_m - T_r}{T_r} \right| \times 100\% = \frac{x}{x + K} \times 100\% \quad (4)$$

由于 E_r 是随 x 在定义域($0 \leq x < 1$)上单调递增的函数, x 的最大值为 1,即周期测量的最大误差为一个 $clkN$ 周期 T_N ,所以周期测量的相对误差的绝对值 E_r 取值范围为:

$$0 \leq E_r \leq \frac{1}{1 + K} \times 100\% \quad (K \text{ 为计数值}) \quad (5)$$

本系统的晶振频率为 20 MHz,键相信频电路的倍频系数 N 设置为 64,设转子转速为 6 000 r/min,换算成频率为 100 Hz。根据式(1)可计算得周期计数值 K 为 3 125,根据式(5)可以计算得转子周期测量的最大相对误差:

$$E_{r\max} = \frac{1}{1 + 3125} \times 100\% = 0.032\% \quad (6)$$

转子周期测量的最大相对误差在上述条件下为 0.032%, 这是理论上的误差, 实际情况比较复杂, 由于键相脉冲存在一定的宽度, 电路有延时等, 实际的误差要大于此。

(2) 转速变化带来的相位误差分析。在转子转速随时间变化的条件下, 比如转子的启、停机阶段, 会产生另一种性质的误差。因为转子旋转一周只产生一个键相脉冲, 当前这一转的周期只能由以前几转的周期来估计。一般的做法是将前一转的周期值作为当前转的周期估计值。由于这种误差与转子的工况有关, 只能根据经验进行估算。假定转子转速在 2 min 内由 1 000 r/min 匀加速上升到 3 000 r/min, 单位换算得: $1\text{000 r/min} = 104.7 \text{ rad/s}$, $3\text{000 r/min} = 314.2 \text{ rad/s}$, $2\text{ min} = 120 \text{ s}$ 。

则角加速度为:

$$\alpha = \frac{314.2 - 104.7}{120} = 1.745 \text{ rad/s}^2 \quad (7)$$

在 1 000 r/min 时, 前后两转的转速差百分比为:

$$\frac{\Delta\omega}{\omega} = \frac{\alpha \cdot t}{\omega} = \frac{2 \cdot \pi \cdot \alpha}{\omega^2} = 0.100\% \quad (8)$$

转速的变化将会造成信号采样的相位误差, 由于整周期等相位采样一般一次连续采集 8 转的数据, 因此计算连续采集 8 转造成的相位误差 $\Delta\theta$ 大约为:

$$\Delta\theta = \Delta\omega \cdot t \cdot 8 = 2 \cdot \pi \cdot \frac{\Delta\omega}{\omega} \cdot 8 = 0.05 \text{ rad} = 2.9^\circ \quad (9)$$

同样的方法可以计算得转子在 2 000 r/min 和 3 000 r/min 时的相位误差分别为 0.71° 和 0.32° 。可见在匀加速条件下, 相位误差随转速增加而减小。以上相位误差 $\Delta\theta$ 是直接使用转子前一转的周期值作为当前转的周期值, 如果使用线性插值的方法对键相信号的周期进行预估, 则预估值会更加接近转子当前转的真实周期值, 由于转速均匀变化而造成的相位误差将小于以上计算结果。

3 键相倍频电路仿真和实验分析

3.1 倍频电路的时序仿真

整周期等相位采样控制电路采用 Altera 公司 Cyclone 系列型号为 EP1C6Q240 的 FPGA 芯片, 用 VHDL 语言编程实现^[10]。在 Quartus II 软件中, 用 simulator 软件对键相倍频程序进行时序仿真。仿真时设定系统时钟频率 clk 为 20 MHz, 并用一个频率为 1 kHz 的信号 Key_in 作为键相信号输入, 程序中设置倍频系数为 64, 倍频电路的时序仿真结果如图 2 所示, 可以看到在 Key_in 的一个周期内, Mul_out 产生了 64 个倍频触发

脉冲。这说明基于 FPGA 的整周期等相位采样控制键相倍频电路理论上能够实现倍频功能。

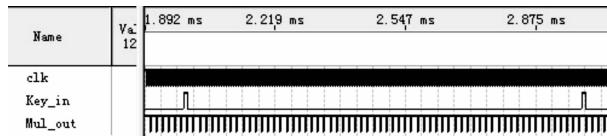


图 2 键相倍频电路的时序仿真结果

3.2 倍频电路的实验验证

将键相倍频程序下载至基于 FPGA 的数据采集电路板中, 用信号发生器产生周期为 50 Hz, 占空比为 1% 的方波信号以模拟键相信号输入, 用示波器来采集键相信号和倍频信号的数据, 并将示波器中的数据通过 USB 线上传至电脑中进行观察, 实验结果如图 3 所示。图 3 中 CH1 通道是倍频信号二分频后的信号, CH2 通道是模拟的键相脉冲信号。从图 3 可以看出, 倍频信号二分频后的信号频率为 1.613 kHz, 计算可得倍频信号为输入键相信号频率的 64.52 倍, 由此可能造成整周期采样相位相对误差约为 0.8%。实验结果表明, 笔者设计的基于 FPGA 的键相倍频电路实际可以实现键相倍频功能, 可以应用于转子振动信号的整周期采样控制。

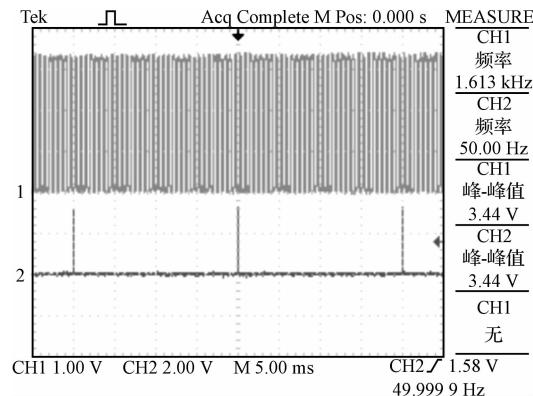


图 3 键相倍频程序的运行结果

4 结束语

笔者对转子振动信号整周期等相位采样的控制方法进行研究, 提出了一种基于 FPGA 的整周期等相位采样控制方法。该方法的思想是利用以 FPGA 为主控制器的电路实现键相倍频功能, 将产生的倍频信号用于振动信号的整周期等相位采样控制。与传统的整周期等相位采样控制电路相比, 笔者设计的电路具有以下特点:

(1) 电路精简, 体积小, 解决了由分立数字元器件或者锁相环构建键相倍频电路而造成的电路复杂、占

用电路面积大、调试不方便等问题。

(2) 电路的频率适应范围广,对高、低频键相信号都能产生很好的倍频脉冲,电路的倍频系数可根据实际需要进行选择,与传统的固定倍频系数电路相比,更加灵活、更加实用。

(3) 电路具有转子周期线性预测功能,根据转子当前周期和上一周期的周期计数值,采用线性插值的预测方法,计算出转子下一周期的周期预估值,从而有效提高键相信号的倍频精度。

有待深入研究的地方在于,建立一个更加合理、有效且便于 FPGA 实现的转子周期预估模型,对转子的运行周期进行预估计算,以进一步提高键相信号倍频触发转子振动信号整周期等相位采样的精度,从而进一步提高信号频谱分析的精度。

参考文献(References) :

- [1] 陈新轩,许安.工程机械状态检测与故障诊断[M].北京:人民交通出版社,2004.
- [2] 熊诗波,黄长艺.机械工程测试技术基础[M].3 版.北京:机械工业出版社,2006.

(上接第 147 页)

需扭矩减小。在振动频率大于 18 Hz 后,随着振动频率的增加,扭矩减小不明显。从分析数据可以看出,在振动频率为 12 Hz~20 Hz 之间,平均扭矩相对无振动时减小 10% 以上。

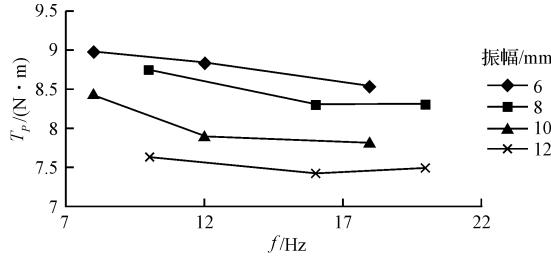


图 5 振动旋耕各方案扭矩图

5 结束语

本研究采用 LS-dyna 对振动旋耕刀在板结土壤条件下的切削过程进行了三维数值模拟。模拟结果表明,在选择合理的振型、频率、振幅的情况下,振动旋耕切削相对于普通旋耕切削,其扭矩及前进阻力都有很大改善。在正弦波形频率为 12 Hz~20 Hz,振幅为 6 mm~12 mm 时,平均扭矩相对无振动时减小 10% 以上。振动旋耕切削研究为实现减阻节能,降低机具耕作阻力提供了一条有效的技术途径和方法。

- [3] MESSINA A R, VITTA V. Nonlinear, non-stationary analysis of interarea oscillations via Hilbert spectral analysis[J]. *IEEE Transactions on Power Systems*, 2006, 21 (3): 1234-1241.
- [4] 董永贵,向莉.多路振动信号的伪同步采样及其在转子动平衡中的应用[J].仪表技术与传感器,2004(8):43-46.
- [5] 任达千,杨世锡,严拱标,等.一种新型的键相信号处理电路及其误差分析[J].汽轮机技术,2003,45(1):49-53.
- [6] 刘凡,司马文霞,马文营,等.基于多周期同步和倍频锁相的频率跟踪技术[J].高压技术,2006,32(3):102-104.
- [7] 陈虎勋,田新启.一种基于 CPLD 的全数字键相信号处理电路[J].自动化仪表,2009,30(9):65-70.
- [8] 侯宝生.基于 VHDL 的数字倍频器设计[J].科学与工程,2009,9(3):705-707.
- [9] XU Jin, LI Yong-kang, XIA Jie, et al. Implementation of High-Dynamic Phase-Locked Loop Based on DSP [C]// 2010 International Conference on Intelligent Computation Technology and Automation (ICICTA). Changsha: [s. n.], 2010:494-497.
- [10] RODRIGUEZ-ANDINA J J, MOURE M J, VALDES M D, et al. Features, design tools, and application domains of FPGAs[J]. *IEEE Transactions on Industrial Electronics*, 2007, 54(4):1810-1823.

[编辑:柴福莉]

参考文献(References) :

- [1] 周丽丽,张平宽,王慧霖,等.振动切削技术的研究与应用[J].煤矿机械,2009,30(2):10-12.
- [2] NIYAMAPA T, SALOKHE V M. Force and pressure distribution under vibratory tillage tool[J]. *Journal of Terramechanics*, 2000, 37(1):139-150.
- [3] BANDALAN E P, SALOKHE V M, GUPTA C P, et al. Performance of an oscillating subsoiler in breaking a hardpan [J]. *Journal of Terramechanics*, 1999, 36(1):117-125.
- [4] LI Qi-yun, LU Li-qun, WANG Xue-yan. Study on the Sub-soiling Unit of Subsoiling-rotary-seeder[C]//2004 CIGR International Conference. Beijing: [s. n.], 2004:255-260.
- [5] 邱立春,李宝筏.自激振深松机减阻试验研究[J].农业工程学报,2000,16(6):72-75.
- [6] LEWIS B A. Manual for LS-DYNA soil material model 147, McLean, VA [R]. USA: Federal Highway Administration Research and Development Turner-Fairbank Highway Research Center, 2004.
- [7] 姜涛,张宪,乔欣,等.基于 SPH 法的土壤切削三维数值模拟[J].机电工程,2009,26(6):44-46.
- [8] 马晓,左景涛,张则.低频振动切削过程的理论研究[J].佳木斯大学学报,2005,23(3):469-504.
- [9] 佟富强,张飞虎,陈光军,等.低频振动切削对加工表面影响的机理研究[J].华中科技大学学报,2007,35(z1):68-70.
- [10] 胡火焰.液压挖掘机铲斗振动掘削减阻及能耗机理研究[D].长沙:中南大学机电工程学院,2007.
- [11] 杨晓明,赵浜,王宝荣.振动切削技术特点及其应用状况[J].机械,2008,35(2):44-46.

[编辑:柴福莉]