

网络式仪器总线同步协议的精确时间戳生成方法的研究

阿永嘎¹, 叶凌云^{2*}

(1. 浙江大学 流体传动及控制国家重点实验室, 浙江 杭州 310027;

2. 浙江大学 生物医学工程及仪器科学学院, 浙江 杭州 310027)

摘要:网络式仪器总线是一种基于 M-LVDS 技术的面向仪器应用的多主式仪器总线。由于仪器应用中对实时性的要求很高, 基于 IEEE-1588 时间同步协议实现了网络式仪器总线的时间同步机制。为了获得更高的同步精度, 设计了一种物理层时间标记的硬件电路。该电路采用移相时钟时间测量方法, 用低速的时钟信号实现了高分辨率的时间标记电路。最后, 采用 Xilinx 公司的 Virtex5 系列 FPGA 芯片研制了相应的测试平台。实验结果表明, 在此测试平台上, 网络式仪器总线的同步精度可达到 10 ns。

关键词:网络式仪器总线; 时间戳; 时间同步协议; 移相时钟

中图分类号:TH7; TP216⁺.4

文献标识码:A

文章编号:1001-4551(2010)11-0060-05

High accurate time stamping approach for time synchronization within networked instrument bus

A Yong-ga¹, YE Ling-yun²

(1. The State Key Lab of Fluid Power Transmission and Control, Zhejiang University, Hangzhou 310027, China;

2. College of Biomedical Engineering & Instrument Science, Zhejiang University, Hangzhou 310027, China)

Abstract: Networked Instrument Bus is a newly developed multi-master instrument bus protocol based on M-LVDS technology. The precise time protocol (PTP) based on IEEE-1588 on Networked Instrument Bus was introduced. In order to meet the higher time stamp accuracy, a new time stamping circuit for PTP was developed. The circuit detected SYNC message and Delay_Req message, and stamped the system time when these two messages were sent or received. The time stamping point was located between MAC layer and Media Independent Interface (MII) to reduce asymmetry network delay. A test platform based on Xilinx's Virtex-5 series FPGA chip xc5vl30-1ff324 was developed. The test results indicate that the time stamping circuit using phase shift clock with PLL can a gain of time stamp resolution of 1 ns and time synchronization accuracy of 10 ns.

Key words: networked instrument bus; IEEE-1588; time stamp circuit; phase shift clock

0 引 言

网络式仪器总线是一种基于 M-LVDS 技术、面向仪器应用的多主式结构仪器总线, 目前已经开始应用。在多通道实时信号分析仪、分布式数据采集系统等仪器设备中^[1]。网络式仪器总线在 M-LVDS 总线的线或

机制的基础上, 引入了非破坏性逐位仲裁的媒体访问方法 (CSMA/BA)。非破坏性逐位仲裁机制的引入, 使网络式仪器总线成为真正的多主式总线拓扑结构, 为分布式测试系统提供了一种有效的解决方案^[2-3]。目前, 网络式仪器总线是基于消息触发方式的, 实时性已经满足大部分的应用需求。然而在实时性要求更高的

收稿日期: 2010-06-25

作者简介: 阿永嘎 (1985-), 男, 内蒙古赤峰人, 硕士研究生, 主要从事仪器总线技术和测试系统方面的研究. E-mail: ayonga27@gmail.com

通信联系人: 叶凌云, 男, 博士. E-mail: kcsong@zju.edu.cn

应用场合中,需要更为精确的时间同步和触发机制。

IEEE1588 标准定义了一种应用于分布式测量和控制系统的精确时间同步协议 PTP(precise time protocol),该协议适用于任何满足多点通信的分布式控制系统。IEEE1588 时间同步协议是通过主从节点之间周期性交换带有时间戳的报文来测出节点间的时间偏差和频率偏差,并采用适当的算法调整从节点的时间和频率,从而达到时钟的同步^[4]。

精确的时间标记方法和有效的从时钟补偿模型是提高总线同步精度的关键技术。在网络延时抖动小的总线环境下,其同步精度可达到纳秒级^[5]。

本研究提出了网络式仪器总线的精确时间同步协议模型,并通过高精度时间戳生成方法提高了总线时钟同步精度。

1 网络式仪器总线时间同步

IEEE-1588 标准定义了一种精确时间协议 PTP(precision time protocol),规定了将分散在测量和控制系统内的分离节点上独立运行的时钟同步到一个高精度和准确度的协议。要求网络中的每个节点必须有一个硬件实时时钟,以实现基于 PTP 协议栈的相关服务。从通信关系上把时钟分为主时钟和从时钟,理论上任何时钟都能实现主时钟和从时钟的功能,但一个 PTP 通信子网内只能有一个主时钟。主时钟要求具有高稳定性和精确性。

网络式仪器总线是一种多主式总线结构,其各个节点之间不存在明显的主从关系。所有的节点都连在网络上,消息和数据根据其优先级在总线上进行仲裁,并从一个节点传送到另一个节点。因此在原来的网络式仪器总线中加入了一个时钟节点,该节点不参与系统的任何测试和控制工作,只是用于总线上每个节点提供一个时间基准。时钟节点中采用温控晶振 OXCO 作为标准时钟源,其频率稳定度很好,一般都优于 0.1 ppm。总线上每个节点通过消息通道跟时钟节点进行同步,从而实现网络上所有的节点之间的同步。

根据 PTP 协议原理,时钟节点需要周期性的在总线上发布同步报文,该报文通过广播的方式发送的总线上每个节点,其同步过程如图 1 所示。

从图 1 看出,整个同步过程可以分为两个部分,偏移测量和延时测量^[6]:

(1) 第一步,主时钟在 t_1 时刻往网络上各分支点

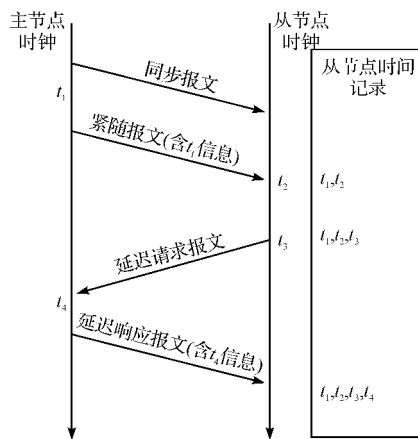


图 1 PTP 协议时间同步原理

发送同步报文(Sync message),并记录 t_1 时刻的时间值。当从时钟点收到同步报文后记录接收时刻 t_2 的时间。随后主时钟向各分支点发送紧随报文(Follow_Up message),紧随报文包含 t_1 时刻的时间值。此时可以算出主时钟到从时钟的时钟偏差,记为 MS_difference,这一偏差值相当于从时钟相对主时钟的偏移(offset)加上同步报文传输延迟时间(MS delay),由此可以得到以下两个等式:

$$MS_difference = t_2 - t_1 \quad (1)$$

$$MS_difference = offset + MS_delay \quad (2)$$

(2) 第二步,从时钟在 t_3 时刻向主时钟发送延迟请求报文(Delay_Req message),并记录 t_3 时刻的时间值。主时钟节点收到延迟请求报文后,记录接收时刻 t_4 的时间值,并往从时钟节点发送延迟响应报文(Delay_Resp message),延迟响应报文包含接收时刻 t_4 的时间值。此时可以算出从时钟到主时钟的时钟偏差,记为 SM_difference,这一偏差值相当于主时钟相对从时钟的偏移(-offset)加上延迟请求报文传输延迟时间(SM delay),由此可以得到以下两个等式:

$$SM_difference = t_4 - t_3 \quad (3)$$

$$SM_differece = -offset + SM_delay \quad (4)$$

由于同步报文和延迟请求报文在同一个物理介质中传输,并且传输距离相同,可以视两个传输延迟时间相同。即 MS delay = SM delay。由此可以计算出主时钟和从时钟的偏移量(offset)和总线传输延迟时间(delay):

$$Offset = \frac{(t_2 - t_1) - (t_4 - t_3)}{2} \quad (5)$$

$$Delay = \frac{(t_2 - t_1) + (t_4 - t_3)}{2} \quad (6)$$

根据主时钟和从时钟的偏移量来校准从时钟节点

的时钟,从而达到主从节点的时间同步。理论上,通过上述同步算法可以实现两个节点时间的绝对同步,因为该算法是基于以下两个假设条件的^[7]:

(1) 两个节点之间的网络延时在两个方向是对称的;

(2) 节点的计时晶振频率是相同的,而且没有漂移。

消除延时抖动的最有效方式是,把时间戳标记点设置在物理层和 MAC 层接入处。此时网络延时抖动主要取决于报文在物理层的传输延时抖动和时间戳精度。经过测试发现,M-LVDS 总线的延时抖动只有皮秒级,因此可以通过高精度的时间戳生成方法,能够有效地消除总线延时抖动引起的同步误差。

从节点一般采用普通的晶振作为其计时时钟源,由于通常使用的外部晶振的实际频率与标称频率有 $\pm (10 \sim 100) \times 10^{-6}$ Hz 的偏差。也就是在 1 s 的时间里晶振会产生 $\pm (10 \sim 100) \mu\text{s}$ 的偏差。微秒级的误差在实时测试系统是不可取的,在参考文献[8]中提出了一种从节点晶振频率补偿方法,在一定程度上能够有效地补偿从节点的频率误差,从而能够提高同步精度。本研究主要讨论精确时间戳生成方法,从时钟频率补偿采用参考文献[8]中的方法,因此在本研究中不再详细讨论。

2 精确时间戳生成方法

2.1 总线节点结构

网络式仪器总线协议一般采用简化的分层结构,即由物理层、数据链路层和应用层组成。数据链路层又分为逻辑链路控制(LLC)子层和媒体访问控制(MAC)子层,LLC子层对具体的物理传输媒体和网络拓扑结构透明,而MAC子层处于LLC子层和物理层之间,向LLC子层提供一个信道访问服务界面。在实现时间同步算法时,时间戳的加盖点选择在了MAC层和物理层的接入处,如图2所示。

在物理层和MAC中间设计了一个帧鉴别器,监视发送和接收报文。若发送的或接收的报文是同步报文(Sync Message)或延迟请求报文(Delay_Req message)时,同步地产生时间戳标识脉冲,该脉冲触发本地时间单元,产生当前时间值并存入到时间戳缓存中。应用层可以直接读取缓存中的时间信息,并计算从节点的

时间偏差,通过补偿算法调整从节点的时间,实现从节点与主节点的时间同步。

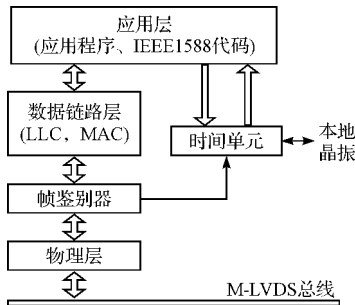


图2 节点结构图

时间在硬件中是由晶振驱动的计数器的形式描述的,即在每个晶振周期,时间值加 T (晶振周期)。因此时间的分辨率由晶振的频率决定。在网络式仪器总线中,由FPGA内部的PLL器件产生的100 MHz的时钟作为计数器的驱动时钟,因此时间的分辨率为10 ns。这也表明着时间戳的分辨率是10 ns。当时间戳标识脉冲触发计数器,保存时间值时不可避免地引入量化误差,其标准偏差可通过下式获得^[9]:

$$\sigma_{TS}^2 = \frac{T^2}{12} \quad (7)$$

在时钟周期为10 ns的情况下达到2.89 ns。消除量化误差的最直接的途径是提高计数时钟的频率,然而在一般的FPGA期间中最高时钟频率只能达到300 MHz ~ 500 MHz之间,而且高速时钟对设计提出了更高的要求。针对这一问题,下文中介绍了量化移相时钟的高精度时间戳生成电路。

2.2 时间戳标记电路

移相时钟时间测量方法(phase shifted clock)是由多个同频率的低频时钟实现等效的高频时钟计数的一种时间标记方法^[10]。测量电路结构如图3所示。

由50 MHz时钟信号驱动FPGA芯片片内的锁相环,倍频产生5个100 MHz的占空比为50%的时钟信号,每个时钟的移相分别为0°、36°、72°、108°和144°。时间戳标记电路由一个64位计数器和采样/编码器组成。该电路工作原理如图4所示。

计数器在clk0的每个周期加1,其分辨率是计数时钟的周期。其他4个移相时钟把计时时钟的一个周期平分分为 $2n = 10$ 个子区域,每个子区域的时间间隔为:

$$\Delta t = \frac{T}{2n} \quad (8)$$

式中 T —时钟周期, n —移相时钟数量。

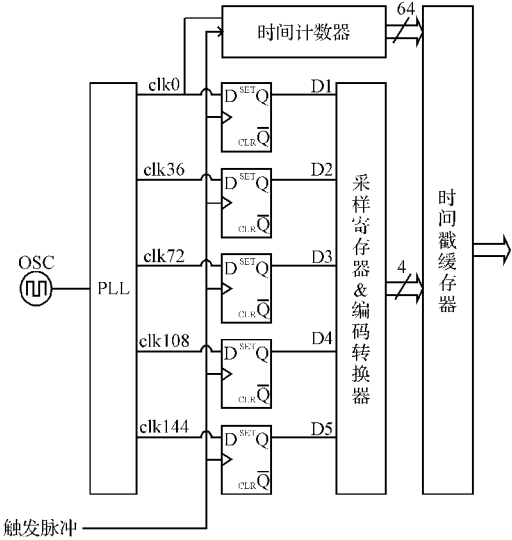


图 3 时间标记电路结构图

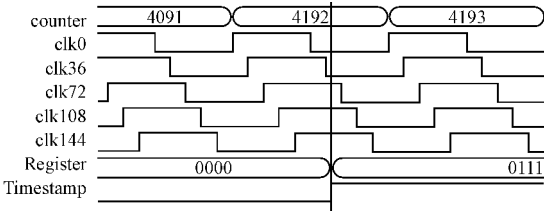


图 4 时间戳电路工作原理

当前的时间值由时间戳触发脉冲采样计数器和移相时钟的状态获得,时间可以通过下式计算:

$$Time = counter \times T + register \times \Delta t \tag{9}$$

式中 $counter$ —计数器的值; $register$ —由 5 个 D 触发器的输出通过编码转换获得。

在本设计中,计时时钟周期 T 为 10 ns。因此 $\Delta t = 1$ ns。通过公式(9)计算出的图 4 中的时间值为 $41927 \times 10 + 7 \times 1 = 41927$ ns。

通过上述电路可获得分辨率为 1 ns 的时间值记录。该电路很容易在 FPGA 芯片中实现,设计时通过约束条件,保证时间戳触发脉冲到每个触发器的时间相等即可。设计中只有一个时钟参与计数,简化了电路设计。该电路的时间记录不确定性只有 1 ns,而其标准偏差可通过下式获得:

$$\sigma_{rs}^2 = \frac{T^2}{12n^2} \tag{10}$$

上述电路能够为网络式仪器总线的时间同步算法,提供精确的时间戳信息,从而能够减少由传输延时抖动引起的同步误差。

3 实验验证

在实验室环境下对网络式仪器总线的时间同步算法进行了实验验证。为了实验分析方便,实验中网络式仪器总线上只挂了两个节点,即一个主节点和一个从节点。主节点用 20 MHz 的恒温晶振作为时钟源,其频率稳定性为 0.1 ppm;从节点采用 50 MHz 的普通晶振作时钟源,频率稳定性为 100 ppm。总线管理器和上文所述的时间单元在节点电路板上的 FPGA 内实现,同步算法等应用层程序在电路板上 DSP 芯片内运行。

为了测试两个节点的同步误差,两个节点均产生 1 pps 的测试脉冲信号接入到 4 GS/s 的示波器中进行测量,以主节点的输出脉冲作为触发脉冲,对从节点的输出脉冲与触发脉冲之间的偏差进行了测试。共采集了 2 000 个采样点,从节点的偏差分布如图 5 所示。

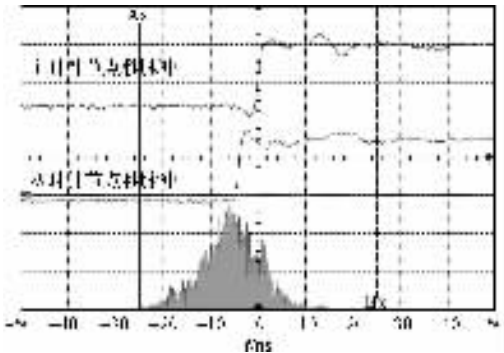


图 5 同步误差测试结果

测试结果表明,从节点与主节点的时间偏移为 -6 ns,标准偏差 5.97 ns。由于 1 pps 的测试脉冲信号是由 100 MHz 的时钟信号驱动的,因此输出信号存在 ± 10 ns 的相位噪声。

4 结束语

本研究以 IEEE1588 时间同步协议为基础,实现了网络式仪器总线的时间同步。由于网络式仪器总线的传输延时比工业以太网小,能够达到更高的精度。10 ns 以内的同步精度能够满足大部分的应用要求,然而对于更高精度的应用情况,需要有更快的计时时钟或更好的从时钟补偿算法。

参考文献 (References):

[1] SONG K C, ZHU Z J, YE L Y, et al. Multi-DSP Signal

- Analyzer based on Network Instrument Bus [C]//Proceedings of the 2006 IEEE/ASME International Conference on Mechatronic and Embedded Systems and Applications, 2006. New York: IEEE, 2006: 403 - 406.
- [2] 金小军. 网络式仪器总线研究 [D]. 杭州: 浙江大学机械与能源工程学院, 2003.
- [3] 陈静燕, 叶凌云, 宋开臣. 水下捷联惯性组合导航数据处理系统测试平台 [J]. 机电工程, 2009, 26 (3): 6 - 8.
- [4] EIDSON J, LEE K. IEEE-1588 Standard for a Precision Clock Synchronization Protocol for Networked Measurement and Control Systems [C]//Proceedings of the ISA/IEEE Sensors for Industry Conference. Houston: [s. n.], 2002: 98 - 105.
- [5] 刘明哲, 徐皓冬, 赵 伟. 基于 IEEE1588 的时钟同步算法软件实现 [J]. 仪器仪表学报, 2006 (z3): 2009 - 2011.
- [6] 宋 波, 孙 超, 姜守达. 一种基于 PTP 协议的局域网高精度时钟同步方法 [J]. 自动化技术与应用, 2010 (1): 67 - 70, 74.
- [7] 陈永标, 方兴其, 岑宗浩. IEEE1588-协议中时钟同步性能的影响因素以及时间戳的生成方式分析 [J]. 微型电脑应用, 2009 (4): 1 - 4.
- [8] NEAGOE T, HAMDI M, CRISTEA V. Frequency Compensated Hardware IEEE-1588 implementation [C]//IEEE International Symposium on Industrial Electronics. Montreal: [s. n.], 2006: 240 - 245.
- [9] LOSCHMIDT P, EXEL R, NAGY A, et al. Limits of Synchronization Accuracy using Hardware Support in IEEE 1588 [C]//2008 IEEE International Symposium on Precision Clock Synchronization for Measurement, Control and Communication. New York: IEEE, 2008: 12 - 16.
- [10] 范文晶, 王 海, 周 渭, 等. 一种基于均匀量化移相的精密时间间隔测量技术 [J]. 电子质量, 2009 (2): 25 - 27.

[编辑: 李 辉]

(上接第 35 页)

普遍, 并有逐步替代传统液压助力转向的趋势。EPS 相对液压助力转向的优势如下:

(1) 取消了传统的全液压转向器, 彻底解决了液压元件易渗漏、管路多、易老化、油温高、结构复杂等缺点。

(2) 使用扭矩传感器代替转向器, 控制精确。司机可精确控制转向角度, 这对于在狭小空间内作业的叉车尤为重要。

(3) 方向盘处转向力小, 司机不易疲劳, 可使用超小直径人机工程方向盘, 易于整机布置。

(4) 装备 EPS 系统的电动叉车可实现液压助力转向无法实现的“开机初始化-自动复位”功能, 避免司机下车看轮胎初始位置的麻烦, 车辆安全性大大提高。

经样机试制结果表明, 该 EPS 系统采用“位置差控制方式”, 简单可靠, 在浙江杭叉 J 系列前移式电动叉车上得到了批量应用, 效果明显。经测试各项性能满足要求, 方向盘处转向力小 (仅为 $5 \sim 6 \text{ N} \cdot \text{m}$), 比传统液压助力转向 ($10 \sim 11 \text{ N} \cdot \text{m}$) 小 $45\% \sim 50\%$, 并带有终点扭矩反馈 (终点扭矩约为 $25 \text{ N} \cdot \text{m}$), 模拟了

司机转向终点处手感, 司机工作强度减弱, 客户反映良好, 该 EPS 系统有良好的市场前景, 可推广应用到仓储设备、三支点、四支点平衡重式电动叉车上。

参考文献 (References):

- [1] 金志号. 电动叉车的现状及发展趋势 [J]. 工程机械, 2004 (10): 37 - 38.
- [2] 《汽车工程手册》编辑委员会. 汽车工程手册: 试验篇 [M]. 北京: 人民交通出版社, 2001.
- [3] 陈幕忱, 陆 植. 装卸搬运车辆: 机械设计、制造及其自动化与应用 [M]. 2 版. 北京: 人民交通出版社, 1999.
- [4] 张 莉, 张占仓. 交流电动叉车技术与发展 [J]. 工程机械与维修, 2005 (9): 18.
- [5] 吴 锋, 杨志家, 姚伟栋, 等. 电动助力转向系统控制策略的研究 [J]. 汽车工程, 2006, 28 (7): 676 - 680.
- [6] 周 平, 刘 峰, 方 凯. 电动叉车电动转向系统控制器的设计 [J]. 工程机械, 2004 (5): 6.
- [7] KIM J H, SONG J B. Control logic for an electric power steering system using assist motor [J]. *Mechatronics*, 2002 (12): 447 - 459.

[编辑: 张 翔]